Relógio digital APS:

1- Sistema de contador de 0 á 9 com auto reset:

uso de fklip flop: é um circuito digital com cqapacidade de armazenar dados pois apresenta estado anterior e posterior, assim formando 8uma memória de 1 bt

clcock: cct que gera um pulkso constante usado para demarcar ciclo

Por que 4 flip flops tipo d?

Um fliup flop tipo d apresenta 4 estados de bit sendo 2 de apagar e dois d memória,, assim para 00 e 01 ele apaga, caso contrario é memória, assim conseguimos 6 momentos de memória

Ponto de reset em comum, liga todos os flip flops em porta and, pois quanto todos chegarem á linha 00 o mesmo será resetado

Nota: pedsquisar estado 1 assicronamente

Ao interligar as saídas do clock á borda de saída do sequente vc forma 8um contador

Nota: persquisar borddsa de saída

Usando o multiplexador: a prta AND determina o momento em que todos chegarem ao final, logo quando todos forem 00, dessa forma o multiplex determina o estado de saída

Para um clock de 0 9 podemos fazer deste modo e para reduzir sua contagem modificamos apenas a porta and limitando á 9 estados

CADA FLIPL FLPO TEM 4 ESTADOS SENDO 0 1 2 reset, assim o inicial tem 0, 1, 2,,3 sendo no 3 a transferência e inicio de contagem do flip-flop sequente, até que todos estejam no sue ultimo valor, adai eles se resetam

Conectando os dislays: usa-se um multiplexador de 4 variaveis para permitir 15 entradas, sendo usada apenas 9 para 0 até 9 e um de 3 que vai até 7 pois sera usada 0 á 5

Fazendo o decodificador: é necessário um multiplex pois: para comtar de 0 a 9 ele usa 4 bits, sendo que de 11 a 15 não usaremos, assim como de 0 a 5 usaremos 3 bits, assim desprezaremos o final.

Para facilitar a operação do relogio, fazemos o decodoficador com entradas multiplexadas em vez de um circuito simples lógico, pois com o multiplexador conseguimos ativaer o reet de forma mais fácil, ainda que o mesmo esquema seja feito com portas lógicas somente