Relógio digital APS:

Um circuito digital consiste em um sistema de equipamentos integrados de forma que estes operem a partir de estado binário de presença e ausência sendo 0, ausência e 1 presença de sinal.

Para montar um relógio digital por exemplo se faz necessário o uso das seguintes faculdades.

Aritimética booleana

Operações lógicas

portas digitais

Circuitos combinacioonais

Circuitos sequenciais

Flip flop

Nesta atividade a construção do relógio foi definida com o seguinte esquema de blocos:

Contadores

uso de fklip flop: é um circuito digital com cqapacidade de armazenar dados pois apresenta estado anterior e posterior, assim formando 8uma memória de 1 bt

clcock: cct que gera um pulkso constante usado para demarcar ciclo

O que é um flip flop: é um ciircuito combinacional auxiliado por um clock que armazena um bit em certas condições e reseta o mesmo em outras. O nome flip flop se dá pelo diagrama que lembra sandálias flip flop.

Além do tipo d temos no mercado o modelo SR e o modelo JK

Por que 4 flip flops tipo d?

Um fliup flop tipo d apresenta 4 estados de bit sendo 2 de apagar e dois d memória,, assim para 00 e 01 ele apaga, caso contrario é memória, assim conseguimos 6 momentos de memória

Ponto de reset em comum, liga todos os flip flops em porta and, pois quanto todos chegarem á linha 00 o mesmo será resetado, assim podemos manipular as portas de entradas com negações para determinar um estado especifico para que a porta and tenha saida 1:

Tal diagrama etsá disponível da seguinte forma:

Ao interligar as saídas do clock á borda de saída do sequente vc forma 8um contador, pois esta borda ao ser ligada á outro flip flop, a mesma aciona o primeiro estado do flip flop quando estiver no ultimo estado, no caso do flip flop tipo d seria no momento 1 1.

Usando o multiplexador: a prta AND determina o momento em que todos chegarem ao final, logo quando todos forem 00, dessa forma o multiplex determina o estado de saída

Para um clock de 0 9 podemos fazer deste modo e para reduzir sua contagem modificamos apenas a porta and limitando á 9 estados

CADA FLIPL FLPO TEM 4 ESTADOS SENDO 0 1 2 reset, assim o inicial tem 0, 1, 2,,3 sendo no 3 a transferência e inicio de contagem do flip-flop sequente, até que todos estejam no sue ultimo valor, adai eles se resetam

Conectando os dislays: usa-se um multiplexador de 4 variaveis para permitir 15 entradas, sendo usada apenas 9 para 0 até 9 e um de 3 que vai até 7 pois sera usada 0 á 5

Decodificadores BCD

Fazendo o decodificador: é necessário um multiplex pois: para comtar de 0 a 9 ele usa 4 bits, sendo que de 11 a 15 não usaremos, assim como de 0 a 5 usaremos 3 bits, assim desprezaremos o final.

Para facilitar a operação do relogio, fazemos o decodoficador com entradas multiplexadas em vez de um circuito simples lógico, pois com o multiplexador conseguimos ativaer o reet de forma mais fácil, ainda que o mesmo esquema seja feito com portas lógicas somente.

Display de 7 segmentos: é um equipamento eletrônco o qual tem a função de exibir determinados digitos desde que se encaixem na disposição dos leds. No mercado há vários modelos, mas os mais comuns são verde e o digito é representado em itálico, assim tal display apresenta 49 disposições diferentes.

Sua aplicação mais comum é na exibição numeros em sequencial decimal ou até hexadecimal.